

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-097496
 (43)Date of publication of application : 12.04.1996

(51)Int.Cl. H01S 3/18

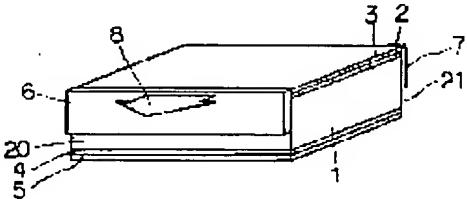
(21)Application number : 06-226143 (71)Applicant : NIPPONDENSO CO LTD
 (22)Date of filing : 21.09.1994 (72)Inventor : TAKAGI MAMORU
 KANAMORI KATSUHIKO
 KIMURA YUJI

(54) SEMICONDUCTOR LASER AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To avoid the peel-off of a reflective film which is caused by a film stress, avoid the adhesion of the film to a solder layer and avoid the decline of a bonding strength by a method wherein the reflective film is formed over a range including an active region on the end face of a resonator and the exposed parts of the reflective film are provided.

CONSTITUTION: An epitaxial layer 2 is formed on a GaAs or InP substrate 1 by epitaxial growth. After respective operation regions are provided in the crystal, ohmic contact electrodes 3 and 4 are formed. Then the substrate side is polished in order to have the cleaving for making chips easy and an n-type electrode 4 is formed by sputtering. Then a solder layer 5 is formed on the n-type electrode 4 by sputtering and cut into strips. The output end surface of a laser beam may be the cleaved surface or a light emitting end surface which is formed by dry-etching. A low reflective film 6 and a high reflective film 7 are provided on the end face for the purpose of the end surface protection and the improvement of the efficiency of a light output and the exposed parts 20 and 21 which are not coated are left.



LEGAL STATUS

[Date of request for examination] 15.01.2001
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-97496

(43)公開日 平成8年(1996)4月12日

(51)Int.Cl.⁶

識別記号 庁内整理番号

F I

技術表示箇所

H 01 S 3/18

審査請求 未請求 請求項の数5 O L (全6頁)

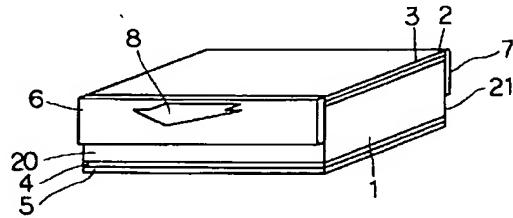
(21)出願番号	特願平6-226143	(71)出願人	000004260 日本電装株式会社 愛知県刈谷市昭和町1丁目1番地
(22)出願日	平成6年(1994)9月21日	(72)発明者	高木 守 愛知県刈谷市昭和町1丁目1番地 日本電 装株式会社内
		(72)発明者	金森 勝彦 愛知県刈谷市昭和町1丁目1番地 日本電 装株式会社内
		(72)発明者	木村 裕治 愛知県刈谷市昭和町1丁目1番地 日本電 装株式会社内
		(74)代理人	弁理士 伊藤 洋二

(54)【発明の名称】半導体レーザ及びその製造方法

(57)【要約】

【目的】共振器端面に形成する反射膜の膜剥がれを防
止する。

【構成】GaAsやInP基板1に、活性層を有する
エピタキシャル層2、オーミックコンタクト電極3、
4、はんだ層5からなる共振器の端面に、少なくともエ
ピタキシャル層2を覆って反射膜6、7を選択的にコ
ーティングして形成する。また、その端面の反射膜6、7
が形成されていない領域を露出部20、21とする。



【特許請求の範囲】

【請求項1】活性層領域を有する共振器の端面に反射膜が形成されている半導体レーザにおいて、前記反射膜は少なくとも前記活性層領域を含む範囲にて形成されており、この範囲以外の前記共振器端面は端面が露出した露出部とされていることを特徴とする半導体レーザ。

【請求項2】活性層領域を有する共振器の端面に反射膜が形成されている半導体レーザであって、前記共振器の最下層にはんだ層が形成されて、当該半導体レーザが前記はんだ層によりヒートシンクに接着固定されるものであり、前記反射膜は少なくとも前記活性層領域を含む範囲にて前記端面に部分的に形成されており、少なくとも前記はんだ層が形成されている側の端面が露出部とされていることを特徴とする半導体レーザ。

【請求項3】活性層領域を有する共振器の端面に反射膜をコーティングして半導体レーザを製造する方法であつて、

一方の面に、前記共振器の端面側から前記共振器が挿入できる大きさの溝を有し、他方の面において前記共振器が前記溝に挿入された時に前記共振器における少なくとも前記活性層領域を含む前記共振器端面の部分的範囲において前記溝に開口する開口部を有する平板状のホルダーを用意する工程と、

前記一方の面から前記溝に前記共振器を挿入する工程と、

前記他方の面の前記開口部から、前記挿入された共振器端面に前記反射膜を蒸着形成する工程とを有することを特徴とする半導体レーザの製造方法。

【請求項4】前記反射膜を蒸着形成した共振器を所定の大きさにカットしレーザチップとする工程を有することを特徴とする請求項3に記載の半導体レーザの製造方法。

【請求項5】前記共振器はその最下層にはんだ層が形成されたものであつて、前記反射膜を形成する工程は、前記共振器における前記はんだ層が形成されている側の所定範囲の端面を除く端面に前記開口部から前記反射膜を蒸着形成する工程であることを特徴とする請求項3又は4に記載の半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体レーザおよび端面に反射膜をコーティングして半導体レーザを製造する製造方法に関する。

【0002】

【従来の技術】図6に、半導体レーザの構成を示す。半導体レーザは、GaAsやInP基板1の上に形成された活性層を有するエピタキシャル層2、オーミックコントラクト電極3、4、はんだ層5からなる共振器、および

へき開端面に形成された反射膜6、7等から構成されている。このように構成された半導体レーザは、はんだ層5によりヒートシンクに接着固定される。そして、活性層によりレーザ発振した光は、高反射膜7で反射し低反射膜6から、レーザ光8として出力される。

【0003】ここで、上記の反射膜6、7は、へき開面をコーティングして形成される。

【0004】

【発明が解決しようとする課題】この半導体レーザのサイズは、例えばキャビティ長(共振器長)W×バー長さL×バー厚さH=300~1000μm×10000~20000μm×50~200μmと非常に小さいものであり、端面コーティングは微小面であるバー厚さ方向に行わなければならない。

【0005】従って、このような微小端面にどのようにして端面コーティングするかが問題である。本願発明者等は、図7に示す金属製のホルダーを用いて端面コーティングすることを試みた。すなわち、図6に示す半導体レーザ(レーザチップ)にカットする前のレーザバー10を複数本揃え、これを金属製のホルダーを用いて端面コーティングするものである。図7(a)はレーザバー10をホールドさせている状態を示し、図7(b)はレーザバー10に反射膜をコーティングしている断面状態を示す。

【0006】まず、へき開により短冊状にしたレーザバー10と同様に短冊状にしたダミーバー11を交互かつ平行に複数個整列させ、図7(a)に示すように、金属板12~15により両端で支持する。そして、図7(b)に示すように、下側から蒸着ビーム16によりコーティングを行うと、金属板12、13の陰となる両端部分を除きレーザバー10の一方の端面に反射膜がコーティングされる。また、他方の端面には、図7(b)の上側にマスク部材を乗せて保持し、金属ホルダーを裏返して、下側から蒸着ビーム16によりコーティングを行う。このようにして、両端面に反射膜6、7が形成される。

【0007】その後、レーザバー10とダミーバー11を分離し、レーザバー10をカットして、図6に示すレーザチップを作製する。しかしながら、この方法によりコーティングしたレーザチップには以下の問題があることが判明した。第1に、膜応力により活性層にダメージを与えると共に、膜が剥がれ易い。すなわち、全端面にコーティングすると膜応力が最大となり活性層にダメージを与える。また、膜応力が反射膜6、7とレーザチップ端面の密着強度を上回ると膜剥がれの原因となる。このような問題を解決するには、端面を部分的に選択コーティングする必要があるが、上述したように対象物が小さいため選択コーティングが難しい。

【0008】また、図7(a)に示す金属ホルダ上に整列させたレーザバー10とダミーバー11がつながって

しまい、その後に各バーに分ける際、つながった反射膜6又は7が引っ張られて膜剥がれの問題も生じる。第2に、はんだ層5へ付着(回り込み)があり、ヒートシンクに接着する際の接着強度を低下させる。すなわち、レーザバー10とダミーバー11のわずかな隙間から反射膜蒸着ビームが回り込み、はんだ層5上に反射膜6、7がコーティングされてしまう。はんだ層5上に反射膜6、7がコーティングされると、実装工程でヒートシンクにレーザチップを接着する際の接合面積を減少させ、接着強度を低下させてしまう。

【0009】本発明は上記問題に鑑みてなされたもので、端面に形成された反射膜に露出部を設けて上記した膜応力の問題を解決するとともに、はんだ層への付着を防止して上記接着強度を低下させないようにした半導体レーザおよびその製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明は上記目的を達成するため、請求項1に記載の発明においては、活性層領域(2)を有する共振器(1～5)の端面に反射膜(6、7)が形成されている半導体レーザにおいて、前記反射膜(6、7)は少なくとも前記活性層領域(2)を含む範囲にて形成されており、この範囲以外の前記共振器(1～5)端面は端面が露出した露出部(20、21)とされていることを特徴としている。

【0011】請求項2に記載の発明においては、活性層領域(2)を有する共振器(1～5)の端面に反射膜(6、7)が形成されている半導体レーザであって、前記共振器(1～5)の最下層にはんだ層(5)が形成されて、当該半導体レーザが前記はんだ層(5)によりヒートシンク(23)に接着固定されるものであり、前記反射膜(6、7)は少なくとも前記活性層領域(2)を含む範囲にて前記端面に部分的に形成されており、少なくとも前記はんだ層(5)が形成されている側の端面が露出部(20、21)とされていることを特徴としている。

【0012】請求項3に記載の発明においては、活性層領域(2)を有する共振器(1～5)の端面に反射膜(6、7)をコーティングして半導体レーザを製造する方法であって、一方の面に、前記共振器(1～5)の端面側から前記共振器(1～5)が挿入できる大きさの溝(32)を有し、他方の面において前記共振器(1～5)が前記溝(32)に挿入された時に前記共振器(1～5)における少なくとも前記活性層領域(2)を含む前記共振器(1～5)端面の部分的範囲において前記溝(32)に開口する開口部(31)を有する平板状のホールダー(30)を用意する工程と、前記一方の面から前記溝(32)に前記共振器(1～5)を挿入する工程と、前記他方の面の前記開口部(31)から、前記挿入された共振器(1～5)端面に前記反射膜(6、7)を

蒸着形成する工程とを有することを特徴としている。

【0013】請求項4に記載の発明では、請求項3に記載の発明において、前記反射膜(6、7)を蒸着形成した共振器(1～5)を所定の大きさにカットしレーザチップとする工程を有することを特徴としている。請求項5に記載の発明では、請求項3又は4に記載の発明において、前記共振器(1～5)はその最下層にはんだ層(5)が形成されたものであって、前記反射膜(6、7)を形成する工程は、前記共振器(1～5)における

10 前記はんだ層(5)が形成されている側の所定範囲の端面を除く端面に前記開口部(31)から前記反射膜(6、7)を蒸着形成する工程であることを特徴としている。

【0014】

【発明の作用効果】請求項1に記載の発明によれば、反射膜を、少なくとも活性層領域を含む範囲にて形成し、この範囲以外の共振器端面を、端面が露出した露出部としているから、部分的な反射膜の形成により反射膜の膜応力を低減し、膜応力による膜剥がれを防止することができる。

【0015】請求項2に記載の発明によれば、反射膜を、少なくとも活性層領域を含む範囲にて端面に部分的に形成し、少なくともはんだ層が形成されている側の端面を露出部としているから、請求項1に記載のように反射膜の膜剥がれを防止するとともに、はんだ層に反射膜が付着されないため、半導体レーザをヒートシンクに接着するときの接着強度を低下させないようにすることができる。

【0016】請求項3乃至5に記載の発明によれば、共振器は挿入される溝およびこの溝に開口する開口部を有するホールダーを用い、開口部からの反射膜蒸着により、請求項1又は2に記載した選択部分コーティングの半導体レーザを製造することができる。

【0017】

【実施例】以下、本発明を図に示す実施例について説明する。図1に、本発明の一実施例を示す半導体レーザの構成を示す。半導体レーザは、図に示すように、へき開両端面において反射膜6、7がコーティングされていない露出部20、21を有している。この露出部20、2

40 1の範囲は特に限定されるものでなく、少なくともレーザ発振が行われる活性層領域を含むエピタキシャル層2を覆っていれば良い。他の構成は、図6に示すものと同じである。

【0018】この半導体レーザの製造方法について説明する。GaAsやInP基板1の上にエピタキシャル成長によりエピタキシャル層2を形成し、結晶中に各動作領域を設ける。基板1としては、GaAsのn型基板を用いる。また、動作領域における活性層としては、ダブルヘテロ構造、量子井戸構造等のものを用いることができる。

【0019】上記エピタキシャル層2を形成した後、オーミックコンタクト電極3、4を形成する。オーミック電極3は、p型電極を電子ビーム蒸着、スパッタ法などにより所定の厚さに成膜して形成する。この後、チップ化の際のへき開を容易にするために基板側を研磨する。次に、n型電極4を電子ビーム蒸着、スパッタ法などにより所定の厚さに成膜する。

【0020】次に、はんだ層5を電子ビーム蒸着、抵抗加熱蒸着、スパッタ法などによりn型電極4上に形成する。はんだ層5の材料としてはAu-Sn、Au-Si、In、In-Pb、Pb-Sn等が用いられる。次に、所定のキャビティ長サイズに短冊化する。短冊化したもの図2に示す（なお、この段階では反射膜6、7は形成されていない）。このとき、レーザ光の出力面は、鏡面でないとレーザ発振が起らないのでへき開面とするか、ドライエッチングにより発光端面を作製する。

【0021】この端面に、端面保護と光出力の効率を向上させるため低反射膜6、高反射膜7を設ける。低反射膜6の反射率としては2~25%程度、高反射膜7は80~100%程度が望ましい。反射膜は単層膜、多層膜などの構成でも良いが、低反射膜6は、Al_xO_y、SiO_x、SiNx、SiC、C、MgO等の単層膜、高反射膜7は、Al_xO_y、SiO_x、SiNx、C、MgO等とa-Si、Cr_xO_y、TiO_x等の屈折率差のある多層膜で構成するのが望ましい。これらの反射膜6、7を、電子ビーム蒸着、抵抗加熱蒸着、スパッタ法、P-CVD法などにより形成する。

【0022】この反射膜6、7は、図1に示すように、コーティングされない露出部20、21を有して形成されるものであるが、この点については後述する。なお、反射膜6、7を形成したレーザバー10を図2に示す。この後、図2中の点線で示す箇所で所定のチップ幅にチップ化し、図1に示すレーザチップを構成する。

【0023】このレーザチップは、図3に示すようにヒートシンク23、他の半導体基板や回路基板などに接合し、実装（ダイボンド）する。この図中の22はレーザチップである。このダイボンドにおいて、レーザチップ22をヒートシンク23の上に複数個積み上げ、この積み上げたレーザチップ22をずれないように加圧し、はんだ層5を溶かしヒートシンク23に接着させる。

【0024】ダイボンドの次には、半導体レーザの電気的コンタクトをとるためにp型電極3と駆動回路配線とをワイヤー24でボンディングする。その後、必要に応じてカン封入を行い、半導体レーザの完成品とする。次に、上記短冊状のレーザバー10に反射膜6、7を部分的に選択コーティングする方法について説明する。

【0025】本実施例では、このような選択的コーティングを行うために、図4(a)、(b)に示すホルダー30を用いて行う。図4(a)はホルダー30の平面

図、(b)はレーザバー10をホルダー30にセットした状態を示す斜視図である。このホルダー30は、異方性エッチングにより形成した開口面積の異なる2つの溝31、32（開口部）を表面、裏面にそれぞれ複数個有している。

【0026】また、溝31、32の形成時にそれらの溝の中心をずらして支持部30aを形成する。この支持部30aでレーザバー10の片側端面の一部を支持する。そして、EB蒸発法を用い、基板加熱200°Cで、下側からコーティングを行うと、支持部30aが陰となり、支持部30a以外の端面に反射膜がコーティングされ、支持部30aと接した部分には反射膜がコーティングされず、図1に示す露出部が形成される。すなわち、支持部30aは、露出部を形成するためのマスクとして機能する。

【0027】そして、一方の端面でのコーティングが終了すると、レーザバー10の端面を裏返してセットし、他方の端面のコーティングを上記と同様にして行う。このようにして、レーザバー10の両端面に反射膜6、7が形成される。これを、図2の点線で示すチップ幅でカットすると、図1に示すレーザチップが得られる。次に、上記ホルダー30の製作方法について説明する。

【0028】このようなホルダーを作製する場合、特開平5-179422号公報に示されるように、2枚の金属板を異なるパターンでエッチングし重ね合わせてマスクを形成し、ホルダーとすることが考えられる。しかしながら、このものでは2枚の金属板を重ね合わせているため、位置精度が悪く精度の良いパターンは形成できない等の問題がある。従って、半導体レーザのように対象物が小さい場合には、精度良く選択的にパターンを形成することはできない。

【0029】そこで、本実施例では、半導体加工の技術を用い、異方性エッチングにより半導体ウェハに溝を掘り、それをホルダーとして用いている。図5に、ホルダー30の製作工程を示す。なお、ホルダー30の材質としては半導体加工の技術を採用するため異方性エッチングの可能なものを用いる。本実施例では、Siウェハを用いている。

【0030】まず、図5(a)に示すように、Siウェハ41全面にスパッタ法、P-CVD法、熱酸化法などによりSiO_x42などの酸化膜(SiNxなどの窒化膜を形成して行うことも可能)を2~3μm成膜する。次に、裏面にフォトレジスト43を全面に塗布する。その後、レーザバー10の厚さH×レーザバー10の長さL=50~200μm×10~100mmの長方形の溝32aをフォトレジスト43に形成する。この時、仕上がり形状を考慮し、溝32aの向きが(111)方向になるようになる。例えば、(110)ウェハの場合、図4(a)に示す向きに対し、図中の溝32の延びる方向が(111)方向になる。

【0031】その後、図5(b)に示すようにウェットエッティングにより、SiO₂42に溝を掘りSiウェハ41を露出させる。エッチャントはHF/NH₄FなどのHF系を用いる。次に、リムーバなどの有機溶剤又はキャロスにより一度フォトレジスト43を全て除去する。フォトレジスト43を除去したら、図5(c)に示すように、SiO₂42をマスクにしてエッティングでSiウェハ41に溝32を掘る。

【0032】ここで、図4(a)のように、溝32を(111)方向に合わせるとウェハ表裏面に対し垂直にエッティングされる。エッティングはドライ、ウェットのどちらでも良いがエッティンググレート、加工精度などを考慮し決定する。エッチャントとしてはKOHを用い、キャビティ長W=200μm程度の溝32を掘る。その後、図5(d)に示すように、Siウェハ41表面に再度フォトレジスト43で全面を保護する。次に、裏面フォトレジストで溝31aを形成する。この時、表面の溝32との位置が合うように両面マスクアライナなどを用いる。但し、レーザバー10のセット時にレーザバー10の支持部30aが必要となるので溝31aの中心は、溝32に対しづらしておく。この支持部30aは、露出部20、21の範囲に対応させて、その大きさを決定する。また、裏面の溝31aの幅は表面の溝32の2~3倍程度とする。

【0033】この後、図5(e)に示すように、再度HF系のエッチャントで表面と同様に裏面のSiO₂42に溝を掘り、同様にフォトレジスト43を除去する。次に、図5(f)に示すように、表面と同様にアルカリエッティングにより溝31を掘るが、両側が貫通するまで掘り最後にSiウェハ41両面に残っているSiO₂42をHF系のエッチャントで全て除去して完成とする。

【0034】このようにして製作したホルダーの溝32に、図4(b)に示すように、レーザバー10を差し込んでセット完了とし、コーティングを施すと、支持部30aが陰となり、支持部30a以外のレーザバー10端面に反射膜がコーティングされる。上記のようなホルダ*

*-30を用いて反射膜6、7をコーティングすることにより、従来のような膜剥がれがなく、レーザバー10のはんだ層5側がホルダー30の支持部30aの陰となるため、はんだ層5に反射膜が付着しない。従って、はんだ層5を用いてヒートシンク23に接着固定するときの接着強度の低下を防ぐことができる。

【0035】また、ホルダー30へのレーザバー10のセットを、溝32の側面をガイドとする差し込み式にしたので、コーティング位置の調整を行わなくても容易に正確な位置にセットし、コーティングを行うことができる。また、マスクとホルダーを一体型にしたのでホルダー30へのレーザバー10のセットが容易にでき、ホルダーの取扱いが容易になるなどの効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例を示す半導体レーザの斜視図である。

【図2】端面部分選択コーティングが施されたレーザバー10の斜視図である。

【図3】半導体レーザをヒートシンクにダイボンドした状態を示す斜視図である。

【図4】本実施例におけるホルダーを示す図であり、(a)は平面図、(b)はレーザバーをホルダーにセットした状態を示す斜視図である。

【図5】ホルダーの製造方法を示す工程図である。

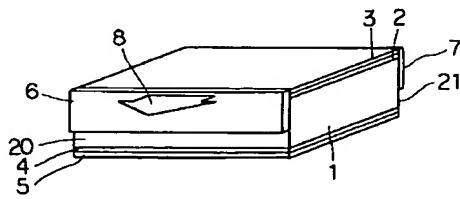
【図6】従来の半導体レーザの斜視図である。

【図7】金属ホルダーを用いてコーティングを行う方法を示す図で、(a)はレーザバーをホールドしている状態を示す平面図、(b)はレーザバーに反射膜をコーティングしている状態を示す断面図である。

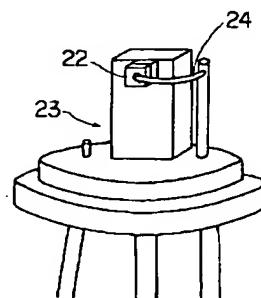
【符号の説明】

1…GaAs基板、2…エピタキシャル層、3…p型電極、4…n型電極、5…はんだ層、6…低反射膜、7…高反射膜、8…レーザ光、10…レーザバー、20、21…露出部、22…レーザチップ、23…ヒートシンク、30…ホルダー、30a…支持部、31、32…溝。

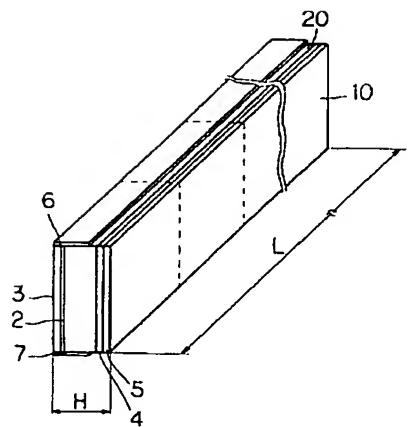
【図1】



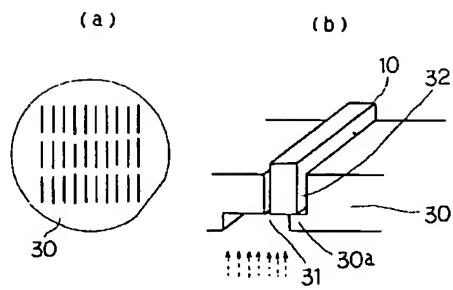
【図3】



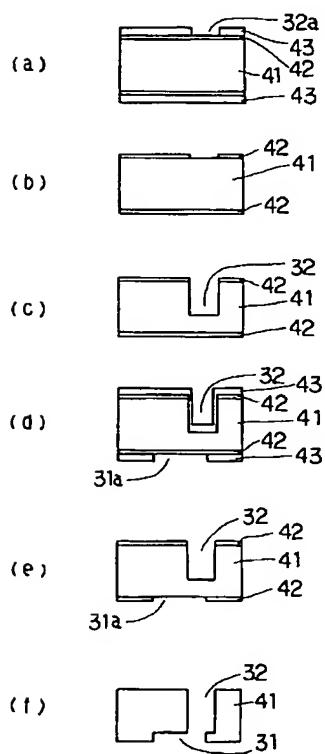
【図2】



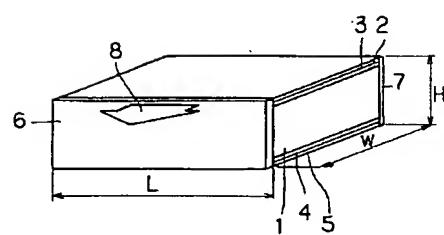
【図4】



【図5】



【図6】



【図7】

